

プラントの伝達関数形を考慮したループ整形法によるPID補償器の設計 PID Controller Design by Loop-Shaping Methods Considering the Form of Plant Transfer Function

島根大学 吉田 和信
K. Yoshida
Shimane University

Abstract Loop-shaping methods for finding a set of parameters in PID controllers have been proposed that realize specified gain-crossover frequency and phase margin, which are used as the measures of speed of response and relative stability, respectively. This study proposes, based on the loop-shaping methods, improved design techniques for two types of plant: a lag plus time delay which is lag-dominant; and an integrator plus time delay. Numerical experiments show that an excellent control performance can be obtained by the proposed methods, where a comparison is also made with several conventional methods.

1 はじめに

PID補償器は現在でも産業界において広く利用されている。個々のプラントに対するただか三つのパラメータ調整は容易ではなく、これまで、種々の調整則が提案されてきた。例えば、外乱応答に対して有効な Ziegler-Nichols法 [1], ステップ外乱に対する応答の IAE (integral of absolute value of error) を最小化するように求められた高橋の調整則 [1], IMC (internal model control) 法に基づく Skogestad の SIMC 法 [2] がある。SIMC 法は特に目標値応答に対して有効な方法である。

文献 [3] で古典的なループ整形法であるゲイン・位相進み補償の考え方に基づいた PD, PI, PID 補償器の設計法が提案された。[3] の設計法では、ゲイン交差周波数 ω_P と位相余裕 ϕ_M をそれぞれ速応性と安定性 (減衰性) の目安として用い、位相余裕を指定した上で、シミュレーションでステップ応答を見ながら、速応性に関係する 1 パラメータを調整することにより補償器が設計される。

[3] の設計法は広範囲のプラントに適用できるが、次のプラント (設計目的) には使用しにくいという欠点がある。

1. 1次遅れ+むだ時間系 (ただし、むだ時間 $L <$ 時定数 T) (目標値応答)
2. 積分器+むだ時間系 (外乱応答)

本稿では、[3] の設計法に基づいて、上記に対して有効な PID 補償器の設計法を提案する。本手法によれば、少ない回数の試行錯誤で良好な応答を与える補償器を設計できる。

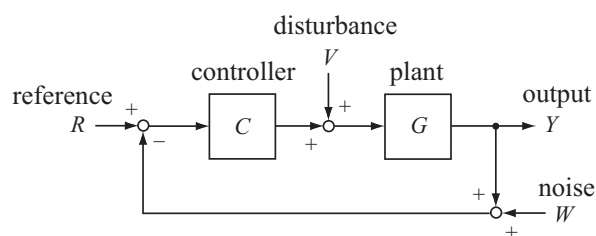


図 1: 制御系のブロック線図

2 1次遅れ+むだ時間系に対する設計法 (目標値応答)

制御系のブロック線図を図 1 に示す。次式のプラントを考える。

$$G(s) = \frac{K}{Ts + 1} e^{-Ls} \quad (1)$$

補償器は $Ts + 1$ を含む次のカスケード形式の PID 補償器とする。

$$C(s) = K_P \frac{(T_I s + 1)(Ts + 1)}{T_I s} \quad (2)$$

このとき、ループ伝達関数 $L(s) = C(s)G(s)$ は

$$L(s) = K_P \frac{T_I s + 1}{T_I s} K e^{-Ls} \quad (3)$$

となるので、プラントと補償器をそれぞれ

$$G'(s) = K e^{-Ls}, \quad C'(s) = K_P \frac{T_I s + 1}{T_I s} \quad (4)$$

とみなして、[3] の PI 補償器の設計法によって K_P と T_I を設計する。[3] の設計法は、特に、高次遅れ系やむだ時間が支配的な系に対して有効な設計法である。

$L > T$ の場合、本設計法は [3] の方法で設計される PID 補償器と同様の性能の補償器を与える。

3 積分器+むだ時間系に対する設計法（外乱応答）

次のプラントを考える．

$$G(s) = \frac{K}{s} e^{-Ls} \quad (5)$$

まず，PD 補償器

$$C_0(s) = K_P(T_D s + 1) \quad (6)$$

を文献 [3] の PD 補償器の設計法で設計する．このとき，位相余裕（例えば 40° 以上）を指定し，過渡応答が過度に振動的にならない範囲で，できるだけステップ外乱に対する出力の定常値を小さくするように $C_0(s)$ を設計する（目標値応答では，立ち上がり時間をできるだけ小さくし，かつ過度に振動的でない応答となるように設計することになる．(5) 式のプラントの $1/s$ を補償器の一部と考えれば，この問題はむだ時間系に対する PI 補償器の設計問題となるので [3] の設計法が適している．）

次に，定常特性を改善するため， $C_0(s)$ に PI 補償器を追加して低周波数域におけるゲインを大きくする．

$$C(s) = K_P(T_D s + 1) \frac{s + \omega_I}{s}, \quad \omega_I = \frac{1}{T_I} \quad (7)$$

$\omega_I > 0$ は設計パラメータであり，これを大きくしていくと外乱応答が改善されるが，大きくしすぎると位相余裕が小さくなり応答が振動的になる．シミュレーションによりステップ外乱に対する応答を見ながら適切な ω_I の値を求める．

T が大きな (1) 式のプラント（外乱応答）にも本設計法が適用できる．

4 数値例

$$G(s) = \frac{1}{s} e^{-Ls}, \quad L = 1 \quad (8)$$

に対する PID 補償器を提案手法，Ziegler-Nichols 法（限界感度法），高橋の調整則，[3] の方法によって設計した．外乱 v から出力 y までの制御系の単位ステップ応答を図 2 に，設計結果を表 1 に示す．ただし，表 1 の補償器パラメータは，次の標準的な PID 補償器で表したものである．

$$C(s) = \kappa_P \left(1 + \frac{1}{\tau_I s} + \tau_D s \right) \quad (9)$$

数値計算の際には， e^{-Ls} を次の 2 次のパデ近似で置き換えた．

$$e^{-Ls} \simeq \frac{L^2 s^2 - 6Ls + 12}{L^2 s^2 + 6Ls + 12} \quad (10)$$

また，(9) 式の微分器 s の代わりに次式の近似微分器を用いた．

$$\frac{s}{1 + \epsilon \tau_D s}, \quad \epsilon = 0.1 \quad (11)$$

提案手法によって，速応性，安定性とも良好な応答を与える補償器が設計できた．Ziegler-Nichols 法，高橋の調整則，[3] の方法ではアンダーシュートがそれぞれ 0.20，0.11，0.12 生じた．高橋の調整則と [3] の方法では応答がより振動的となった．SIMC 法ではこれらの方法に比肩する程の良好な応答は得られなかった．

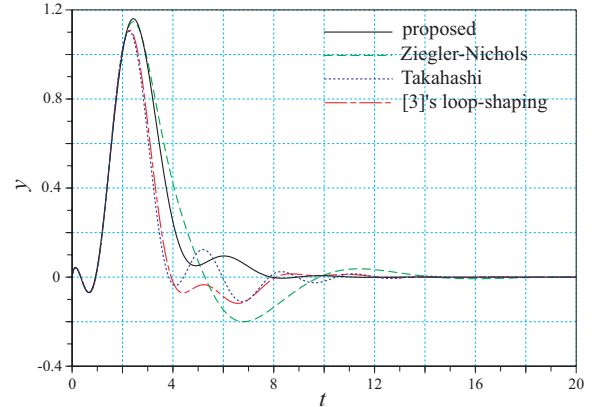


図 2: 単位ステップ外乱に対する各制御系の応答

表 1: 設計結果： $C(s) = \kappa_P(1 + 1/(\tau_I s) + \tau_D s)$

method	κ_P	τ_I	τ_D	ω_P	ϕ_M°
proposed	1.17	2.88	0.333	1.19	27.8
Ziegler-Nichols	0.95	1.99	0.496	0.97	32.3
Takahashi	1.3	2.2	0.45	1.41	26.2
[3]'s loop-shaping	1.21	1.88	0.469	1.27	27.0

参考文献

- [1] システム制御情報学会編：PID 制御；朝倉書店，pp. 22–23 (1992)
- [2] S. Skogestad: Simple analytic rules for model reduction and PID controller tuning; Journal of Process Control, Vol. 13, pp. 291–309 (2003); Erratum to “Simple analytic rules for model reduction and PID controller tuning”, Journal of Process Control, Vol. 14, p. 465 (2004)
- [3] 吉田和信：ループ整形法による PID 補償器の設計；第 52 回システム制御情報学会研究発表講演会講演論文集，pp. 715–716 (2008)